

PCT

ORGANISATION MONDIALE DE LA PROPRIETE INTELLECTUELLE  
Bureau international

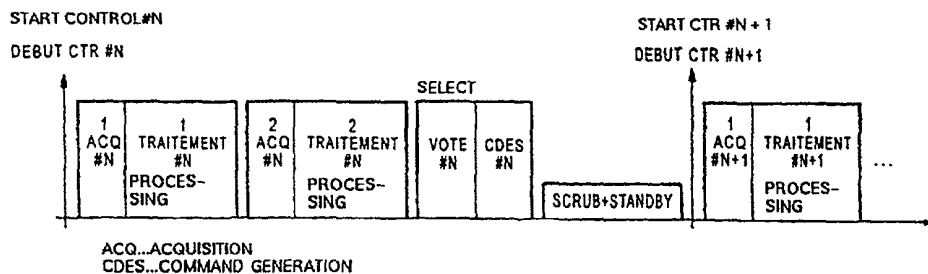


DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets <sup>7</sup> : <b>G06F 11/14, 12/14</b>	<b>A1</b>	(11) Numéro de publication internationale: <b>WO 00/22529</b> (43) Date de publication internationale: 20 avril 2000 (20.04.00)
(21) Numéro de la demande internationale: PCT/FR99/02430 (22) Date de dépôt international: 11 octobre 1999 (11.10.99) (30) Données relatives à la priorité: 98/12745 12 octobre 1998 (12.10.98) FR (71) Déposant (pour tous les Etats désignés sauf US): CENTRE NATIONAL D'ETUDES SPATIALES [FR/FR]; 2, place Maurice Quentin, F-75001 Paris (FR). (72) Inventeur; et (75) Inventeur/Déposant (US seulement): PIGNOL, Michel [FR/FR]; 20, rue Sainte Anne, F-31000 Toulouse (FR). (74) Mandataire: LEHU, Jean; Brevatome, 3, rue du Docteur Lancereaux, F-75008 Paris (FR).		(81) Etats désignés: JP, US, brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).  Publiée Avec rapport de recherche internationale.

(54) Title: METHOD FOR PROCESSING AN ELECTRONIC SYSTEM SUBJECTED TO TRANSIENT ERROR CONSTRAINTS AND MEMORY ACCESS MONITORING DEVICE

(54) Titre: PROCEDE DE TRAITEMENT D'UN SYSTEME ELECTRONIQUE SOUMIS A DES CONTRAINTES D'ERREURS TRANSITOIRES ET DISPOSITIF DE SURVEILLANCE DES ACCES MEMOIRE



(57) Abstract

The invention concerns a method for processing an electronic system subjected to transient error constraints, which consists, in a specific real time cycle, in time multiplexing two virtual channels implanted on one single physical channel; the resulting data of each execution of a virtual channel being stored to be selected before use, and which consists, in the event an error is detected, in inhibiting the current real time cycle, and reloading a sound environment to carry out a rollback consisting in a nominal execution of the next cycle from the reloaded context. The invention also concerns a device for monitoring memory accesses.

(57) Abrégé

La présente invention concerne un procédé de traitement d'un système électronique soumis à des contraintes d'erreurs transitoires, dans lequel, dans un cycle temps réel donné, on multiplexe dans le temps deux chaînes virtuelles implantées sur une seule chaîne physique; les données résultantes de chaque exécution d'une chaîne virtuelle étant stockées afin d'être votées avant utilisation, et dans lequel, en cas de détection d'erreur, on inhibe le cycle temps réel en cours, et on recharge un contexte sain pour effectuer une reprise consistant en une